

LT7381/7686 原理图检查流程

1. LT768X 的时钟输入可以采用 MCU 的 PWM 输出 (如图 1)、有源晶振、或是石英晶振 (如图 2, 通常为 10MHz), 因为目前 MCU 通常有多组 PWM 输出, 建议可以提供一组给 LT768x 使用, 成本也可以下降, 时钟信号走线越短越好, 同时避开其他信号线。如果要使用石英晶振, 建议用四脚 3225 封装 10M 晶振, 且晶振 2 端的 15pF 电容不必焊上。

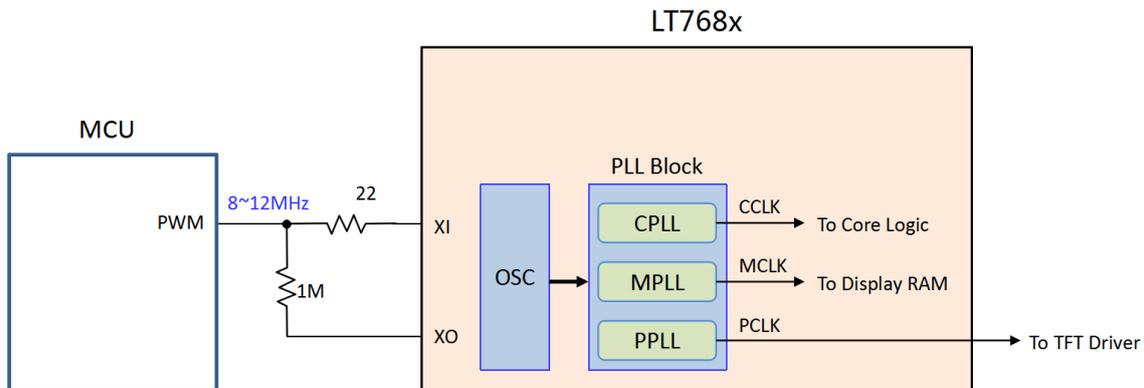


图 1: LT768x 时钟电路 (一)

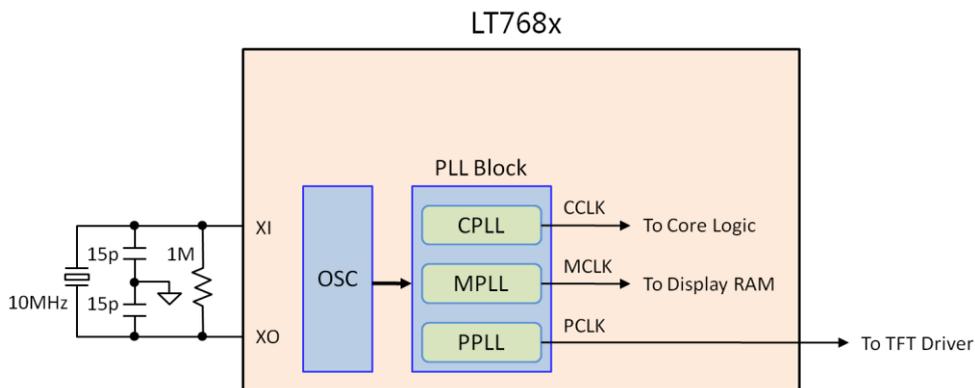


图 2: LT768x 时钟电路 (二)

2. 3.3V 电源输入至少要有三组 1uF+0.1uF 滤波电容, 并且尽量靠近芯片引脚。
3. PIN4、PIN63、PIN111 为 LT768x 的 LDO 输出引脚, 每根 VDD_C 引脚必须外接一个 1uF 和一个 0.1uF 滤波电容到地。
4. 原理图走线检查是否对应有错误。
5. RGB 接口: PCLK、PDE、HSYNC、VHYNC 是否对应屏的接口, 串电阻或留测试点, 数据线要高位对齐, 需要 SPI 初始化的屏, SPI 预留测试点。
6. MCU 接口设定信号: PSM[2:0]是否对应 MCU 接口定义。

表 1: PSM[2:0]对应 MCU 接口模式

脚号	引脚名称	I/O	功能说明												
9~11	PSM[2:0]	I	MCU 接口设定												
			<table border="1"> <thead> <tr> <th>PSM[2:0]</th> <th>MCU 接口模式</th> </tr> </thead> <tbody> <tr> <td>0 0 X</td> <td>选择并口 8 位或 16 位的 8080 模式</td> </tr> <tr> <td>0 1 X</td> <td>选择并口 8 位或 16 位的 6800 模式</td> </tr> <tr> <td>1 0 0</td> <td>选择串口 3 线式 SPI 模式</td> </tr> <tr> <td>1 0 1</td> <td>选择串口 4 线式 SPI 模式</td> </tr> <tr> <td>1 1 X</td> <td>选择串口 I2C 模式</td> </tr> </tbody> </table>	PSM[2:0]	MCU 接口模式	0 0 X	选择并口 8 位或 16 位的 8080 模式	0 1 X	选择并口 8 位或 16 位的 6800 模式	1 0 0	选择串口 3 线式 SPI 模式	1 0 1	选择串口 4 线式 SPI 模式	1 1 X	选择串口 I2C 模式
			PSM[2:0]	MCU 接口模式											
			0 0 X	选择并口 8 位或 16 位的 8080 模式											
			0 1 X	选择并口 8 位或 16 位的 6800 模式											
			1 0 0	选择串口 3 线式 SPI 模式											
1 0 1	选择串口 4 线式 SPI 模式														
1 1 X	选择串口 I2C 模式														
如果 MCU 接口设置为并行模式，则 PSM[0] 为外部中断输入引脚。															

7. IC 电源供电是否正确。
8. PIN60 PWM[0] 预留 10K 上拉电阻。(仅预留位置，不进行焊接)
9. 原理图组件参数值电压值是否选用合理?是否满足电路要求?
10. 背光电路的使能或 PWM 控制尽量使用 MCU 接口，并且加下拉和电容，可以避免上电瞬间显示闪屏。
11. EMC/EFT 干扰与抗干扰对策：
 - 电源滤波电路及组件（滤波电容）质量要好。
 - 产生 3.3V 的 DC to DC 电源输入端、输出端除了原有的滤波电容外，再加上扼流圈（磁珠）
 - 产生 TFT 屏背光的 DC to DC 电源输入端除了原有的滤波电容外，再加上扼流圈（磁珠）。

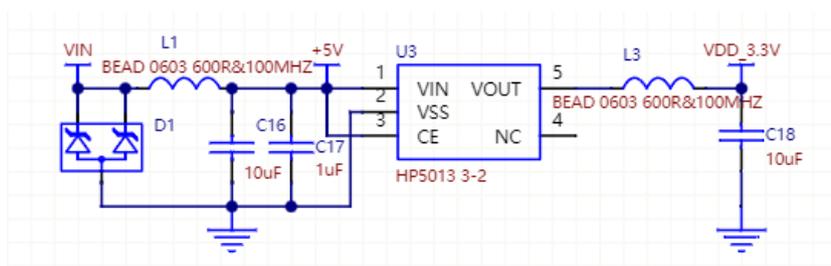


图 3: 3.3V 的 DC to DC 电源电路范例

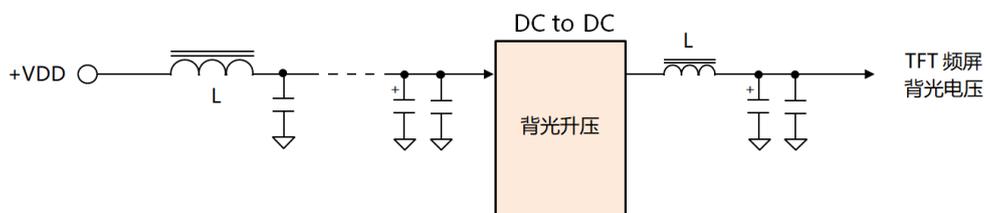


图 4: TFT 屏背光的 DC to DC 电源输入、输出端加上 LC 电路

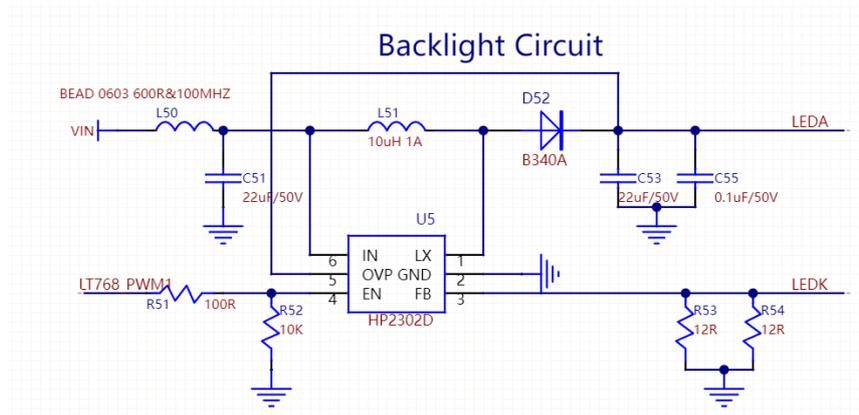


图 5: TFT 屏背光的 DC to DC 电源电路范例

- MCU 接到 LT768x 的 SPI 均串联 22R 电阻 (如图 6)。
- LT768x 接到 SPI Flash 的信号距离越短越好 (如图 7)。
- TFT 屏的 FPC 做包覆处理 (如图 8)。
- LT768x 的 RGB 输出加串接电阻。
- PCLK、PDE、HSYNC、VHYNC 输出加串接电阻及接地电容 (如图 9)。
- 增加 ESD 保护组件。
- LT768x 及 MCU 加上金属罩接地。

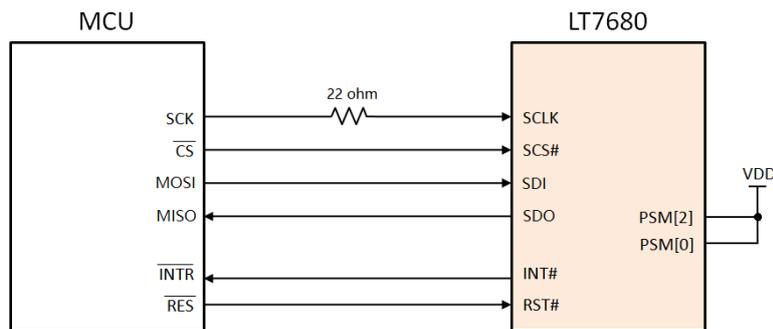


图 6: 4 线式 MCU SPI

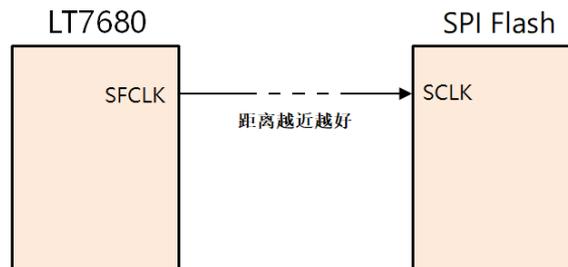


图 7: LT768 接到 SPI Flash 的电路

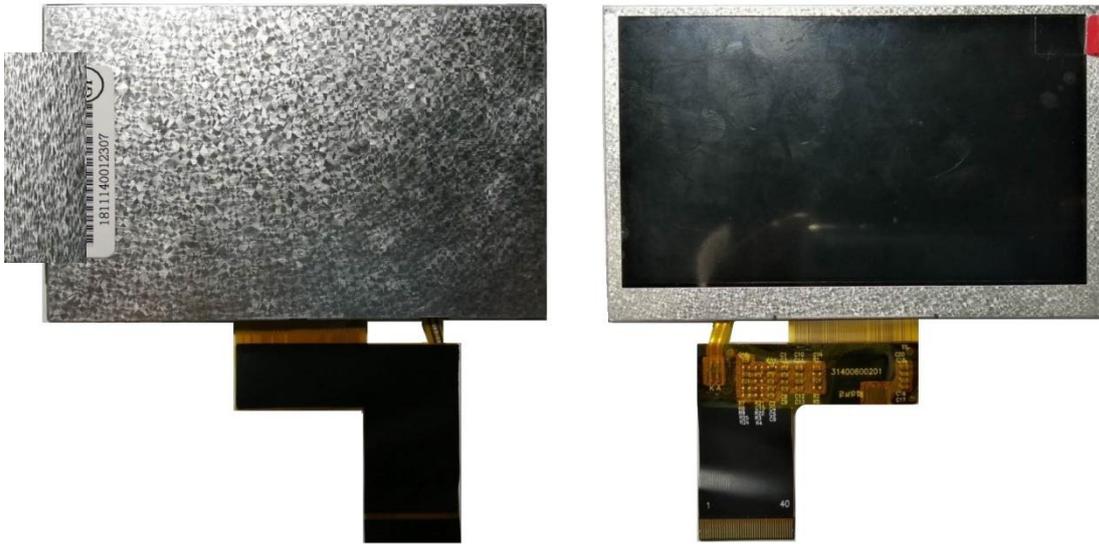


图 8: TFT 屏的 FPC 做包覆处理

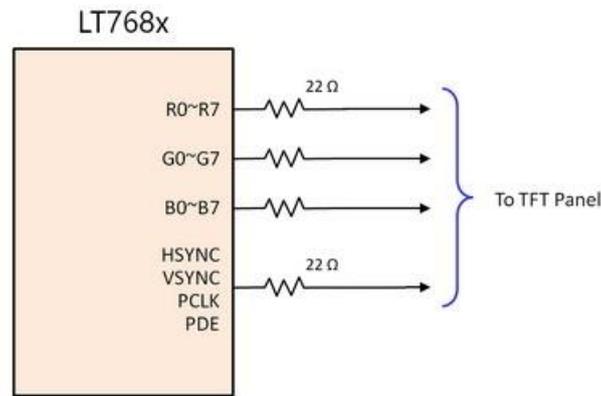


图 9: RGB 等信号输出加串接电阻

- EFT (Electrical Fast Transient) 电快速瞬变脉冲群的电源处理：正负两端都要用电感隔离。

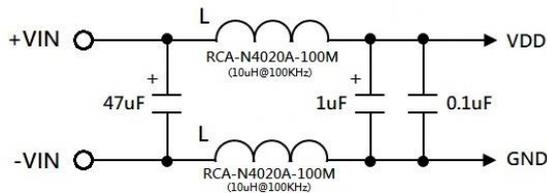


图 10: 降低 EFT 干扰的参考电路

LT7381/LT7686 PCB Layout 检查流程

1. LT768x 3.3V 电源输入布线:
 电容电阻之间布线可走 0.5mm (20mil) 线宽走线
 接入 LT768x 电源线尽量走 0.3mm (12mil) 线宽走线
 LT768x 焊盘扇出走线可走 0.17mm (7mil) 线宽走线

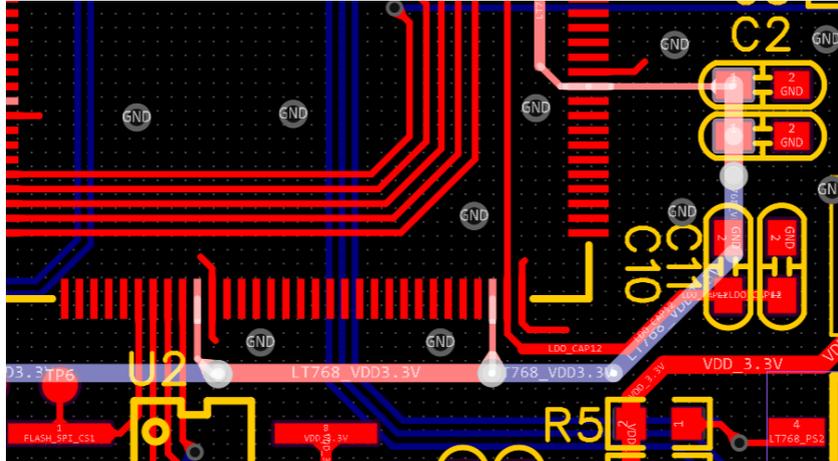


图 11: LT768x 电源线走线范例

2. 电源线通过过孔走线:
 过孔尺寸: 外径 0.8mm (31mil) 内径 0.5mm (20mil)
 建议视情况增加到 2-3 个过孔来连接。
 条件充足的情况下, 应该尽量对大电流的线进行扩面加粗及增加 PCB 过孔数。

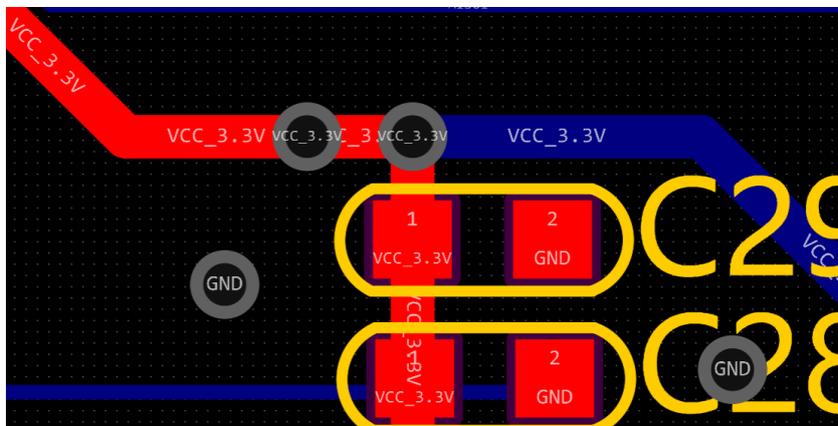


图 12: LT768x 过孔打孔范例

3. 在进行 LAYOUT 时, Flash 位置应尽量靠近 LT768x
- 4.

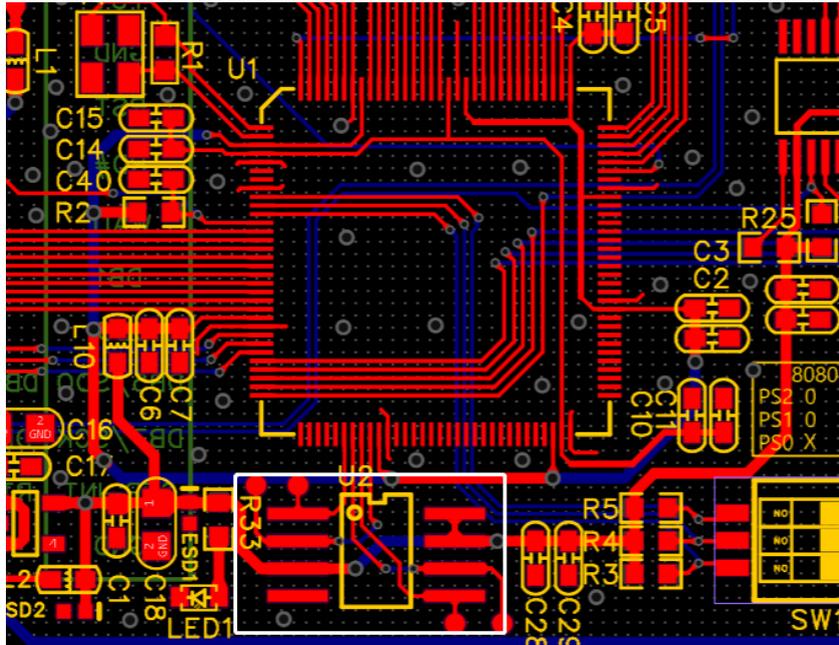


图 13: LT768x FLASH 位置范例

5. 电源及地线的间距应该要足够, 避免打板或焊接出现短路现象。
6. 时钟信号及晶振电路应靠近 LT768x, 晶振下面及 PCB 背部不能走线, 建议电路周围用地线包围。
7. PCB 对应原理图走线有没有错误。
8. 电源及地线的间距应该要足够, 避免打板或焊接出现短路现象。
9. 布线检查、标号检查、接插件检查、正反检查, 及走线是否流畅检查等。
10. 增加工艺测试点, 比如重点信号, 电源电压信号等。
11. 增加程序测试点, 可以用 MCU 引线做一个开关信号。
12. 调试测试点, 比如难测的重要信号, 最好引出测试点。
13. 预留螺丝孔或 PCB 的固定孔。
14. 尺寸核对、尺寸检测。
15. 结构核对, 避免组件过高或摆放位置卡到结构。
16. PCB 板名及版本是否标示清楚。
17. LT768x + MCU 芯片主核心电路部份建议 (或是预留) 用金属罩接地罩住, 可增加抗干扰能力。
18. 抗干扰的扼流圈应靠近电源输入端。
19. PCB 要保留与 TFT 外框金属壳的接触或焊接点。